

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-285801
(P2000-285801A)

(43) 公開日 平成12年10月13日 (2000. 10. 13)

(51) Int.Cl. ⁷	識別記号	F I	テームコード [*] (参考)
H 0 1 J 9/02		H 0 1 J 9/02	B 5 C 0 3 1
1/304		1/30	F 5 C 0 3 6
29/04		29/04	
31/12		31/12	C

審査請求 未請求 請求項の数 4 O L (全 12 頁)

(21) 出願番号 特願平11-91251

(22) 出願日 平成11年 3 月31日 (1999. 3. 31)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子 3 丁目30番 2 号

(72) 発明者 西村 三千代

東京都大田区下丸子 3 丁目30番 2 号 キヤ
ノン株式会社内

(74) 代理人 100096828

弁理士 渡辺 敬介 (外 1 名)

Fターム (参考) 5C031 DD09 DD19

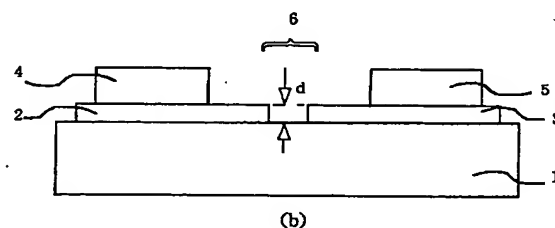
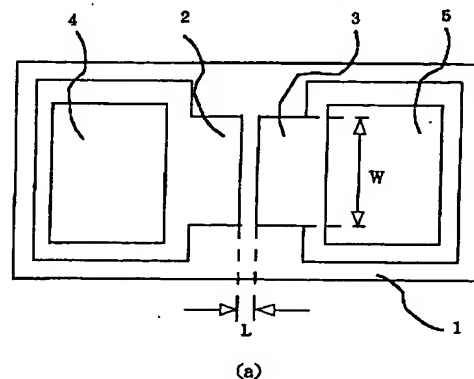
5C036 EF01 EF06 EG02 EG12

(54) 【発明の名称】 電子放出素子の製造方法、該電子放出素子を用いた電子源および画像形成装置

(57) 【要約】

【課題】 炭素材料を電子放出部として使用して、電子放出特性の優れた電子放出素子の製造方法を提供する。

【解決手段】 基板 1 上に、対向する一対のエミッタ電極とゲート電極とを備え、該エミッタ電極とゲート電極が、炭素もしくは炭素化合物からなる導電性膜 2、3 に形成されたスリットにより構成された電子放出素子の製造方法において、導電性の探針 7 を具備し、該探針 7 および導電性膜 2、3 間に電位を与えて、探針 7 を走査させ、導電性膜 2、3 の一部を消失してスリット (電子放出部 6) を形成する。



【特許請求の範囲】

【請求項1】 基板上に、対向する一対のエミッタ電極とゲート電極とを備え、該エミッタ電極とゲート電極が、炭素もしくは炭素化合物からなる導電性膜に形成されたスリットにより構成された電子放出素子の製造方法において、

導電性の探針を前記導電性膜に対向配置し、該探針と該導電性膜との間に電位を与えて、前記探針を走査させ、前記導電性膜の一部を消失して前記スリットを形成することを特徴とする電子放出素子の製造方法。

【請求項2】 前記スリットが、平面内で位置変調されていることを特徴とする請求項1記載の電子放出素子の製造方法。

【請求項3】 請求項1記載の製造方法によって得られる電子放出素子を、前記基板上に複数個配置して接続することにより構成したことを特徴とする電子源。

【請求項4】 請求項3記載の電子源を有してなるリアプレートと、蛍光膜を有するフェースプレートとを対向配置し、前記電子源より放出される電子を前記蛍光膜に照射して画像表示を行うようにしたことを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、炭素もしくは炭素化合物を用いた電子放出素の製造方法、該電子放出素子を用いた電子源および画像形成装置に関する。

【0002】

【従来の技術】 従来より、電子放出素子には大別して熱電子放出素子と冷陰極電子放出素子の2種類が知られている。冷陰極電子放出素子には電界放出型（以下、「FE型」と称する）、金属／絶縁層／金属型（以下、「MIM型」と称する）等がある。MIM型の例としては、Meadの報告（C. A. Mead: J. Appl. Phys., 32, 646 (1961)）に記載のもの等が知られている。

【0003】 また、FE型は、一般的にその構造から、縦型の電子放出素子（以下、「縦型のFEA」と称する）と平面型の電子放出素子（以下、「平面型のFEA」と称する）とに大別される。

【0004】 図11に、縦型のFEA、図12に、平面型のFEAの代表的な略図を示す。

【0005】 縦型のFEAは、図11に示すように、エミッタ電極202が基板201から鉛直方向に四角錐や円錐の形状を呈している。

【0006】 また、平面型のFEAは、図12に示すように、エミッタ電極202が基板201と平行な方向に三角形や四角形の楕形の形状を呈している。

【0007】 縦型のFEAの例としては、Dykeらの報告（W. P. Dyke and W. W. Dolan: "Field emission", Advance 50

in Electron Physics, 8, 89 (1956)）に記載のものや、Spindtの報告（C. A. Spindt: "Physical Properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976)）に記載のもの等が知られている。

【0008】 また、平面型のFEAの例としては、Kanekoらの報告（A. Kaneko, T. Kanno, K. Tomii, M. Kitagawa and T. Hirao: IEEE Trans, Electron Devices, 392395 (1991)）に記載のものや、Itohらの報告（J. Itoh, K. Tsuburaya and S. Kanemaru: Tech. Dig. 11th Sensor Symp., p. 143 (Tokyo, Japan, 1992)、(J. Itoh, K. Tsuburaya, S. Kanemaru, T. Watanabe and S. Itoh: Jpn. J. Appl. Phys. 32, 1221 (1993)）に記載のものや、Hyung-II Leeらの報告（Hyung-II Lee, Soon-Soo Park, Dong-II Park, Sung-Ho Hahm, Jong-Hyun Lee and Jung-Hee Lee: J. Vac. Sci. Technol. B 16 (2), 1998）に記載のものや、Gotohらの報告（Y. Gotoh, T. Ohtake, N. Fujita, K. Inoue, H. Tsuji and J. Ishikawa: J. Vac. Sci. Technol. B 13 (2) 1995）に記載のもの等が知られている。

【0009】 従来の平面型のFEAの製造方法では、フォトリソグラフィ技術、FIB技術、膜応力を利用して電子放出部を形成している。

【0010】 また、表面伝導型電子放出素子の例としては、エリンソンの報告（M. I. Elinson: Radio Eng. Electron Phys., 10 (1965)）に記載のもの等がある。

【0011】 この表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記のエリンソンの報告に記載のSnO₂薄膜を用いたもの、Au薄膜によるもの（G. Dittmer: Thin Solid Films, 9, 317 (1972)）、In₂O₃/SnO₂薄膜によるもの（M. Hartwell and C. G. Fonstad: IEEE Trans. ED Conf., 519 (1975)）、カーボン薄膜によるもの（荒木ら：真空、第26巻、第1

号、22項(1983))などが報告されている。

【0012】これらの表面伝導型電子放出素子の典型的な素子構成として、前述のハートウェル(Hartwell)の素子の構成を図13に示す。図13において、101は基板、102は導電性膜、103は電子放出部をそれぞれ示す。

【0013】図13に示すように、導電性膜102は、スパッタによりH型形状のパターンに形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により、電子放出部103が形成される。なお、図中の素子電極間の距離Lは0.5mm~1mm、W'は0.1mmに設定されている。

【0014】これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性膜102に予め通電フォーミングと呼ばれる通電処理を施して電子放出部103を形成することが一般的である。すなわち、通電フォーミングとは、前記導電性膜102の両端に電圧を印加通電し、導電性膜102を局所的に破壊、変形もしくは変質させて構造を変化させ、電気的に高抵抗な状態の電子放出部103を形成する処理である。なお、電子放出部103では導電性膜102の一部に亀裂が発生しており、その亀裂付近から電子放出が行われる。

【0015】従来、多数の表面伝導型電子放出素子を配列形成した例としては、並列に表面伝導型電子放出素子を配列し、個々の表面伝導型電子放出素子の両端(両素子電極)を配線(共通配線)により各々結線した行を多数行配列(梯子状配置)した電子源を挙げることができる(例えば、特開昭64-31332号公報、特開平1-293749号公報、特開平2-257552号公報)。

【0016】また、特に表示装置においては、液晶を用いた表示装置と同等の平板型表示装置とすることが可能で、しかもバックライトが不要な自発光型の表示装置として、表面伝導型電子放出素子を多数配置した電子源と、この電子源からの電子線の照射により可視光を発光する蛍光体とを組み合わせた表示装置が提案されている(アメリカ特許第5066893号明細書)。

【0017】

【発明が解決しようとする課題】一般的に、電子放出素子は、放出点もしくはその近傍を、微細なスリットで加工する必要がある、その加工はナノメートルオーダーのサイズが必要とされる。

【0018】特に、平面型のFEAでは、エミッタおよびゲート間のスリット幅が電子放出特性を決定する重要なパラメータとなっている。

【0019】さらに、電子放出部に重要なのはエミッタの材料であり、電子放出効率を向上させるには、低仕事関数の材料が選択されることが望ましい。さらに、耐熱性等も要求される。

【0020】エミッタ材料は、金属、金属酸化物、グラ

ファイト、ダイヤモンドを含む各種の炭素材料などがある。

【0021】特に、グラファイト、ダイヤモンド、アモルファスカーボンを含む各種の炭素材料は、電子放出部に好材料であるとして開発が進んでいる。炭素材料は、導電性材料として電子放出部そのものを構成する場合や、電子放出部が炭素材料で被覆される場合がある。

【0022】しかしながら、前述した従来の平面型のFEAの製造方法では、以下に示すような問題があった。

【0023】すなわち、フォトリソグラフィ技術により電子放出部を形成する方法において、エミッタ電極とゲート電極との間隔が広い場合、低電圧で駆動することができない。

【0024】これに対して、FIB技術により電子放出部を形成する方法においては、エミッタ電極とゲート電極との間隔を狭くできるとともに、低電圧で駆動できるという利点があるものの、大面積にわたって電子放出部を形成することができず、また製造コストが上昇するという欠点があった。

【0025】また、膜応力を利用し電子放出部を形成する方法においては、容易にエミッタ電極とゲート電極との間隔を狭くできるとともに、低電圧で駆動することができるという利点があるものの、再現性に劣り制御性がないという欠点があった。また、応力を利用するために、主として材料が結晶材料に限定されるという問題もあった。

【0026】さらに、上述した従来の表面伝導型電子放出素子に対して通電フォーミングにより電子放出部を形成する方法においては、電子放出部の間隔がばらつくとともに、再現性に劣り制御性がないといった欠点があった。

【0027】特に、炭素材料を導電膜として使用し、通電フォーミングにより電子放出部を形成する方法では、スリットの形成が不十分なために導電パスが残ってしまい、それがリーク電流となって、特性の劣化につながるものが頻繁にあった。

【0028】ところで、炭素材料のエッチング方法のひとつとして、グラファイトおよびカーボン膜をSPM法(スキャンニングプローブマイクロスコプ)を使用して行った報告がある。

【0029】この方法では、平面上で任意の位置にエッチングすることができ、ナノオーダーの微細な加工が可能である。

【0030】また、カーボン膜が薄い場合には、基板面まで容易に加工することができ、また、必要な電位を低く設定でき、さらに、大気中で加工できるといった特徴がある。

【0031】本発明は、前述した問題を解決した電子放出素子の製造方法を提供することを目的とするものであり、具体的には、炭素材料を電子放出部として使用し

て、電子放出特性の優れた電子放出素子の製造方法を提供することにある。

【0032】また、本発明の他の目的は、このような電子放出素子を用いた電子源および画像形成装置を提供することにある。

【0033】

【課題を解決するための手段】 前述した目的を達成するため、本発明の電子放出素子の製造方法は、基板上に、対向する一対のエミッタ電極とゲート電極とを備え、該エミッタ電極とゲート電極が、炭素もしくは炭素化合物からなる導電性膜に形成されたスリットにより構成された電子放出素子の製造方法において、導電性の探針を前記導電性膜に対向配置し、該探針と該導電性膜との間に電位を与えて、前記探針を走査させ、前記導電性膜の一部を消失して前記スリットを形成することを特徴とするものである。

【0034】また、前記スリットは、平面内で位置変調されていることが好ましい。

【0035】また、本発明の電子源は、前述した製造方法によって得られる電子放出素子を、前記基板上に複数個配置して接続することにより構成したことを特徴とするものである。

【0036】また、本発明の画像形成装置は、前述した電子源を有してなるリアプレートと、蛍光膜を有するフェースプレートとを対向配置し、前記電子源より放出される電子を前記蛍光膜に照射して画像表示を行うようにしたことを特徴とするものである。

【0037】

【発明の実施の形態】 以下、本発明に係る電子放出素子の製造方法、該電子放出素子を用いた電子源および画像形成装置について、好ましい実施形態を挙げて説明する。

【0038】図1は、本発明の製造方法によって製造される電子放出素子の一例を示す模式図であり、図1

(a)は平面図、図1(b)は縦断面図である。また、図2、本発明の電子放出素子の製造方法を説明するための説明図である。

【0039】図1、2に基づいて、本発明に係る製造方法により製造する電子放出素子を説明する。

【0040】電子放出素子を形成する基板1としては、あらかじめその表面を十分に洗浄した石英ガラス、Na等の不純物含有量を減少させたガラス、青板ガラス、青板ガラスおよびSi基板等にスパッタ法等によりSiO₂を積層した積層体、アルミナ等のセラミックスおよびSi基板等を用いることができる。

【0041】この基板1上に、炭素もしくは炭素化合物からなる導電性膜2、3と、この導電性膜2、3とオーミックな電氣的な接続をするための素子電極4、5を対向して形成する。

【0042】炭素もしくは炭素化合物からなる導電性膜

2、3は、蒸着法、スパッタ法、プラズマ重合法などの一般的な真空成膜法、もしくは、有機化合物の塗布や印刷と焼成工程を組み合わせた方法などで形成される。

【0043】さらに、フォトリソグラフィ技術により、その膜の一部が基板1から取り除かれ、パターンが形成される。なお、この工程では、薄膜2、3は分離されない。

【0044】本発明の製造方法で製造される電子放出素子において、炭素および炭素化合物2、3は、一般的に導電性を有している。

【0045】炭素および炭素化合物とは、有機高分子材料、アモルファスカーボン、グラファイト、ダイヤモンド、ドライカーボン、ダイヤモンドを分散した炭素膜などがある。

【0046】対向する素子電極4、5は、蒸着法、スパッタ法等の一般的な真空成膜技術やフォトリソグラフィ技術により形成される。素子電極4、5の材料は、例えば、Be、Mg、Ti、Zr、Hf、V、Nb、Ta、Mo、W、Al、Cu、Ni、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属または合金材料、In₂O₃、PdO、Sb₂O₃等の酸化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₆、GdB₆等の硼化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、炭素および炭素化合物等から適宜選択される。

【0047】なお、炭素および炭素化合物の薄膜からなる導電性膜2、3と、素子電極4、5は、同一材料で構成される場合、あるいは、炭素および炭素化合物の薄膜からなる導電性膜2、3で素子電極4、5が代用される場合もある。

【0048】本発明の製造方法により製造される電子放出素子において、電子放出部6は、いわゆるSPM法を使用して、微細なスリットを作製して形成される。

【0049】すなわち、図2に示すように、導電性の探針7と、この導電性の探針7に接続された制御装置8および電位制御装置9を備えて、制御装置8により導電性膜2、3の高さ方向の位置を検出しながら、電位制御装置9により導電性膜2、3および探針7間に電位を与える。また、探針7は、制御装置8で平面内を走査することにより、走査した部分のみが選択的にエッチングされる。

【0050】SPM法で位置を検出する方法としては、STM法、AFM法等があり、そのための検出手段は各種のものを選択することができる。また、探針7、制御装置8として、各種のものを選択することができる。

【0051】本発明に係る電子放出素子の製造方法において、スリットを形成するために、制御装置9により導電性膜2、3および探針7間に与えられる電位は、探針7に対して導電性膜2、3が正の電位となる。電位は、

DCであってもパルスであってもよい。

【0052】微細なスリットの形成によって、2および4はエミッタ電極、3および5はゲート電極として構成される。

【0053】スリットの間隔Lは、好ましくは数nm～数百nmの範囲とし、より好ましくは、電子放出素子を駆動する電圧等を考慮して、3nm～100nmの範囲とする。電子放出部の長さWは、好ましくは数μm～数百μmの範囲とし、より好ましくは、電子放出特性等を考慮して、50μm～500μmの範囲とする。また、導電性膜2、3の膜厚dは、数十nm～数μmの範囲とし、より好ましくは、電子放出特性等を考慮して、10nm～1μmの範囲とする。

【0054】さらに、電子放出部6は、直線であっても、平面内に三角形、四角形および任意の形に位置変調された形状であってもよい。

【0055】図3は、電子放出特性を測定するための真空装置の一例を示す模式図である。図3において、25は真空装置、26は真空装置を排気するための排気装置である。また、21は電子放出素子に素子電流Vfを印可するための電源、20は素子電極間の素子電流Ifを測定するための電流計、24は素子の電子放出部より放出される放出電子を捕捉するためのアノード電極である。また、23はアノード電極に電圧を印可するための高圧電源、22は電子放出部より放出される放出電流Ieを測定するための電流計である。

【0056】また、図3に示された電子放出素子において、1は基板、2、3は導電性膜、4、5は素子電極をそれぞれ示す。

【0057】この真空装置では、一例として、アノード電極24の電圧を1kV～10kVの範囲として、アノード電極24と電子放出素子との距離Hを2mm～8mmの範囲として、電子放出特性を測定することができる。

【0058】図4は、本発明の製造方法により製造された電子放出素子の特性を示すグラフである。

【0059】図4において、横軸に、素子電圧Vfをとり、縦軸に、素子電流Ifおよび放出電流Ieをとっており、各値は任意単位で示している。

【0060】本発明の製造方法により製造された電子放出は、しきい電圧Vth以上の電圧の印可により、急激に放出電流Ieが増加し、それ以下の電圧では、放出電流Ieがほとんど検出されない。つまり、放出電流Ieに対する明確なしきい電圧を有した非線型素子となっている。また、アノード電圧24に捕捉される放出電荷は、素子電圧Vfを印可する時間に依存して制御することができる。しきい電圧Vthは、エミッタおよびゲート間の距離に依存して変化する。

【0061】低電圧駆動のためには、しきい電圧Vthが低いこと、すなわちエミッタおよびゲート間の距離が

小さいことが要求される。

【0062】次に、上述した電子放出素子を複数配置して得られる電子源について、図5を用いて説明する。

【0063】図5に示すように、前述した多数個の電子放出素子をマトリクス状に配置して、電子源を形成する。

【0064】X方向配線31は、複数本の配線からなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、幅は、適宜設計される。また、Y方向配線32は、複数本の配線からなり、X方向配線31と同様に形成される。これらのX方向配線31とY方向配線32との間には絶縁層33が形成されており、この絶縁層33により両者を電氣的に分離している。

【0065】絶縁層33は、真空蒸着法、印刷法、スパッタ法等を用いて形成されたSiO₂等により形成される。この絶縁層33は、例えば、X方向配線31を形成した基板1の全面あるいは一部に所望の形状で形成され、特に、X方向配線31とY方向配線32の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。

【0066】電子放出素子を構成する一対の素子電極4、5は、それぞれX方向配線31とY方向配線32に電氣的に接続されている。

【0067】X方向配線31とY方向配線32を構成する材料、および一対の素子電極4、5は、その構成元素の一部あるいは全部が同一であっても、またそれぞれが異なってもよい。これら材料は、例えば前述した素子電極4、5の材料より適宜選択される。素子電極4、5を構成する材料と配線材料が同一である場合には、素子電極4、5に接続した配線は、素子電極4、5であるということもできる。

【0068】電子放出素子の配列については、前述したように電子放出素子をX方向およびY方向に行列状に複数個配し、同じ列に配された複数の電子放出素子の電極の一方をX方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方をY方向の配線に共通に接続する。

【0069】また、このような単純マトリクス配置の構成以外にも、種々の構成のものを採用することができる。例えば、並列に配置した複数の電子放出素子を個々の両端で接続した電子放出素子の行を多数個配し（行方向）、この配線と直交する方向（列方向）で、該電子放出素子の上方に配した制御電極（グリッド電極）により、電子放出素子からの電子を制御駆動する梯子状配置のものがある。

【0070】次に、前述した電子源を用いた画像形成装置について、図6を用いて説明する。

【0071】図6は、本発明の画像表示装置の概略構成を示す斜視図である。

【0072】図6において、81は電子放出素子を複数配した電子源基板、91は電子源基板81を固定したリアプレート、96はガラス基板93の内面に蛍光膜94とメタルバック95等が形成されたフェースプレートである。また、92は支持枠であり、この支持枠92には、リアプレート91、フェースプレート96がフリットガラスなどを用いて接続される。

【0073】外囲器（パネル）98は、前述のように、フェースプレート96、支持枠92、リアプレート91により構成される。リアプレート81は、主に基板81

の強度を補強する目的で設けられているため、基板81自体で十分な強度を持つ場合には、別体のリアプレート91は不要とすることができ、基板81とリアプレート91が一体構成の部材であっても差し支えない。

【0074】支持枠92の蛍光膜94とメタルバック95とをその内側表面に配置したフェースプレート96と、リアプレート91と、支持枠92とが接合する接合面にフリットガラスを塗布し、フェースプレート96と、支持枠92と、リアプレート91とを所定の位置で合わせて固定し、加熱焼成して封着する。

【0075】なお、外囲器98を焼成して封着する加熱手段は、赤外線ランプ等を用いたランプ加熱、ホットプレート等、種々のものを採用することができ、これらに限定されるものではない。

【0076】また、外囲器98を構成する複数の部材を加熱接着する接着材料は、フリットガラスに限るものではなく、封着工程後、十分な真空雰囲気を形成できる材料であれば、種々の接着材料を採用することができる。

【0077】前述した外囲器98は、本発明の一実施形態であり、これに限定されるものではなく、種々のものを採用することができる。他の例として、基板81に直接支持枠92を封着し、フェースプレート96、支持枠92および基板81により外囲器98を構成してもよい。また、フェースプレート96とリアプレート91の間に、スペーサとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度を持たせた外囲器98を構成することもできる。

【0078】なお、図6中、82はX方向配線、83はY方向配線、84は電子放出素子、97は高圧端子をそれぞれ示す。

【0079】図7（a）、（b）にフェースプレート96に形成された蛍光膜94を模式的に示す。

【0080】蛍光膜94は、モノクロームの場合は、蛍光体のみから構成することができる。また、カラーの蛍光膜の場合は、蛍光体の配列により、図7（a）に示すブラックストライプ、あるいは、図7（b）に示すブラックマトリクスなどと称される黒色導電材122と蛍光体123とから構成することができる。

【0081】ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色

蛍光体の各蛍光体間の塗り分け部を黒くすることにより、混色等を目立たなくすることと、蛍光膜94における外光反射によるコントラストの低下を抑制することにある。ブラックストライプの材料としては、一般的に用いられている黒鉛を主成分とする材料の他、導電性があり、光の透過および反射が少ない材料を用いることができる。

【0082】ガラス基板93に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈澱法、印刷法等を採用することができる。

【0083】一般的に、蛍光膜94の内面側には、メタルバック95が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち、内面側への光をフェースプレート96側へ鏡面反射させることにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器98内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバック95は、蛍光膜94を形成後、蛍光膜94の内面側表面の平滑化処理（通常、「フィルミング」と称される）を行い、その後A1を真空蒸着等を用いて堆積させることにより形成することができる。

【0084】フェースプレート96には、さらに蛍光膜94の導電性を高めるため、蛍光膜94の外面側に透明電極（不図示）を設けてもよい。

【0085】次に、封着工程を施した外囲器（パネル）98を封止する真空封止工程について説明する。

【0086】真空封止工程は、外囲器（パネル）98を加熱して、80～250℃に保持しながら、イオンポンプ、ソーブションポンプなどの排気装置を用いて、排気管（不図示）を通じて排気し、有機物質の十分少ない雰囲気にした後、排気管をバーナで熱して溶解させて封じきる。

【0087】外囲器98の封止後の圧力を維持するために、ゲッタ処理を行なうこともできる。これは、外囲器98の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等を用いた加熱により、外囲器98内の所定の位置（不図示）に配置されたゲッタを加熱し、蒸着膜を形成する処理である。一般的に、ゲッタはBa等が主成分であり、該蒸着膜の吸着作用により、外囲器98内の雰囲気維持するものである。

【0088】以上の工程によって製造された単純マトリクス配置の電子源を用いて構成した画像形成装置は、各電子放出素子に、容器外端子Dx1～Dxm、Dy1～Dynを介して電圧を印加することにより、電子放出が生ずる。そして、高圧端子97を介して、メタルバック95あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜94に衝突し、発光が生じて画像が形成される。

【0089】以上説明した本発明の製造方法により作成された画像形成装置は、テレビジョン放送の表示装置、

10

20

30

40

50

テレビ会議システムやコンピュータ等の表示装置の他、感光性ドラム等を用いて構成された光プリンタとしての画像形成装置等としても用いることができる。

【0090】

【実施例】以下、具体的な実施例を用いて、本発明の製造方法により製造された電子放出素子および画像形成装置をより詳細に説明する。

【0091】＜実施例1＞図1は、本実施例の製造方法により製造された電子放出素子の平面図および断面図であり、図2は、本実施例に係る電子放出素子の製造方法

10 の一例を示す模式図である。

【0092】以下に、本実施例の電子放出素子の製造工程を詳細に説明する。

【0093】まず、基板1に青板ガラスを用い、洗浄した後、真空蒸着により厚さ50nmのカーボンを成膜した。このカーボン膜はアモルファスカーボンであり、シート抵抗は、 $5 \times 10^5 \Omega/\text{cm}^2$ であった。

【0094】その後、フォトレジスト(AZ1370/ヘキスト社製)をスピンコートにより回転塗布してベークした後、フォトマスク像を露光させて現像する。さら

20 に、カーボン膜(導電性膜)2、3のレジストパターンを形成し、残りの膜をウエットエッチングして、放出長Wを500 μm とする所望の形状とした。

【0095】次に、厚さ1 μm のAuをスパッタ法により成膜し、レジストパターンを形成し、Auをウエットエッチングして、所望の形状の素子電極4、5を形成した。

【0096】次に、図2に示すように、原子間力顕微鏡

(AFM)を用いて、微細なスリットを形成する。位置検出法は、レーザ光による光てこ方式のAFM装置を用

30 いた。

【0097】導電性の探針7として、Si、N、のチップの先端を尖鋭化処理し、その後、蒸着法によりPt膜で被覆された探針7を使用した。

【0098】光学的手段(不図示)により、素子電極4、5間のほぼ中央に探針7をアライメントする。この時、探針7に電位をかけない状態で、AFM法により、膜の位置および膜の状態を観察することもできる。

【0099】その後、制御装置8、9により、探針7お

40 よび導電性膜2、3間に電位を与えながら、直線状に探針7を走査する。探針7は接地し、導電性膜2、3に正の電位を与えた。印可電圧は5V、走査速度は0.1 $\mu\text{m}/\text{sec}$ とした。

【0100】炭素および炭素化合物が、AFM法で正の電位によりエッチングされるのは、膜の表面に吸着された吸着水と炭素とが、化学反応により一酸化炭素もしくは二酸化炭素と水素からなるガスに変化するためであると考えられる。

【0101】エッチングに要する電圧は、大気雰囲気において4V以上が必要である。なお、エッチングレート

は電圧に依存し、スリット幅は、探針7のチップ形状、電圧、走査速度などに依存する。

【0102】走査終了後、電位をかけないで再びAFM法で膜を観察したところ、約80nmのスリットが形成された。

【0103】以上の様にして製造した電子放出素子の素子電極4、5間に電圧を印加し駆動したところ、 V_{th} が75Vである電子放出特性が得られた。

【0104】 $V_f = 75V$ 以下の I_f を測定したところ、 I_f はほとんど流れず、リーク電流は小さかった。

【0105】＜実施例2＞次に、本発明の製造工程により製造された電子放出素子の実施例2を説明する。本実施例は、実施例1と異なる炭素材料を使用した例である。

【0106】まず、基板1に石英ガラスを用い、洗浄した後、PAN(ポリアクリルニトリル)からなる有機材料をN、N-ジメチルアセトアミドを溶媒として、スピンコータを用いて塗布し、N₂雰囲気中で900℃で焼成し、アモルファスカーボンからなる薄膜を作製した。膜厚は、30nmで、シート抵抗は $3 \times 10^4 \Omega/\text{cm}^2$ であった。

【0107】その後、フォトレジスト(AZ1370/ヘキスト社製)をスピンコーターにより回転塗布、ベークした後、フォトマスク像を露光、現像して、カーボン膜(導電性膜)2、3のレジストパターンを形成し、残りの膜をドライエッチングして、放出長Wを500 μm とする所望の形状とした。

【0108】次に、厚さ1 μm のAuを金属マスクを用いてスパッタ法により成膜し、素子電極4、5を形成した。

【0109】次に、実施例1と同様にAFM法をもちいて、微細なスリットを形成する。

【0110】その後、実施例1と同様にして、制御装置8、9により、探針7および導電性膜2、3間に電位を与えながら、直線状に探針7を走査した。印可電圧は4.5V、走査速度は0.2 $\mu\text{m}/\text{sec}$ とした。

【0111】走査終了後、電位をかけないで、再びAFM法で膜を観察したところ、約50nmのスリットが形成された。

【0112】スリットの形成が不十分かどうかの判定は、素子電極4、5間の抵抗を測定することで検知することができる。すなわち、0.1V程度の低電圧で測定した場合の抵抗がほぼ無限大になっていることで、スリットが基板に達しているかを判定することができる。

【0113】以上の様にして製造した電子放出素子の素子電極4、5間に電圧を印加し駆動したところ、 V_{th} が35Vである電子放出特性が得られた。また、実施例1と同様にリーク電流は小さかった。

【0114】本実施例では、実施例1とカーボンの質が異なり、膜の抵抗が低くてきているために、膜厚dが小

さく、かつスリット幅を小さくすることができる。したがって、 V_{th} も低くすることができ、電子放出特性の向上を図ることができる。

【0115】＜実施例3＞次に、本発明の製造工程により製造された電子放出素子の実施例3を説明する。

【0116】図8に、本発明の製造方法により製造した電子放出素子の実施例3を示す。図8において、1は基板、2、3は導電性膜、4、5は素子電極、6は電子放出部をそれぞれ示す。

【0117】本実施例では、スリット形成までの製造手順は実施例2と同様である。

【0118】さらに、実施例2と同様のAFM装置を用いて、微細なスリットを形成する。すなわち、制御装置8により探針（図示せず）を平面上を矩形に位置変調させて、図8に示す構造の電子放出部6を形成した。

【0119】なお、印可電圧は4.5V、走査速度は $0.2\mu\text{m}/\text{sec}$ で、実施例2と同様である。

【0120】このように、平面上に位置変調して電子放出部6を形成することにより、電界の集中点を限定することができ、効率（ I_e/I_f ）を向上することができる。

【0121】本実施例では、電子放出部6の形状を矩形としたが、図12のような三角形の形状や、他の任意形状も比較的簡易に形成することができる。

【0122】＜実施例4＞次に、本発明の製造工程により製造された電子放出素子の実施例4を説明する。

【0123】図9に、本発明の製造方法により製造した電子放出素子の実施例4を示す。図9（a）は電子放出素子の平面図、図9（b）は印加電圧の説明図である。また、図9において、1は基板、2、3は導電性膜、4、5は素子電極、6は電子放出部、9は探針（図示せず）の制御装置をそれぞれ示す。

【0124】本実施例では、スリット形成までの製造手順は実施例2と同様である。

【0125】さらに、実施例2と同様のAFM装置を用いて、微細なスリットを形成する。すなわち、制御装置（図2に示す制御装置8）により探針を直線状に走査するとともに（図9（a）の矢印X方向）、制御装置9により印可電圧を4Vと8Vで変調した（図9（b）参照）。この方法により、スリット幅が $L_1=50\text{nm}$ と、 $L_2=120\text{nm}$ の2種類である電子放出部6が形成される。

【0126】本実施例においては、実施例2と比較して効率の向上を図ることができる。

【0127】＜実施例5＞次に、本発明の製造工程により製造された電子放出素子の実施例5を説明する。

【0128】図10に、本発明の製造方法により製造した電子放出素子の実施例5を示す。図10（a）は電子放出素子の平面図、図10（b）は電子放出素子の縦断面図である。また、図10において、1は基板、2、3

は導電性膜、6は電子放出部をそれぞれ示す。

【0129】本実施例では、炭素膜からなる導電性膜2、3を厚く形成して、素子電極4、5を兼ねるようにしている。

【0130】そのために、実施例2とほぼ同様の方法で、膜厚200nmの導電性膜2、3を形成した。

【0131】その後、実施例2とほぼ同様の装置を使用して、電子放出部6を形成する。

【0132】まず、中央部を印可電圧10Vで走査し、その部分の膜厚を50nmにする。その後、同一の位置を実施例2と同様に、印可電圧4.5Vで再度走査して、2段のスリットを形成する。

【0133】このような製造工程とすることにより、工程を削減することができるので、コストを低減することができる。

【0134】＜実施例6＞図5に、本発明の実施例1に係る製造方法によって製造された電子放出素子をX方向に10素子、Y方向に10素子のマトリクス状に配置した電子源の一例（実施例6）を示す。

【0135】上述した実施例1の製造方法により製造された100個の電子放出素子からなる電子放出部6は、電子放出量が20%のばらつきとなるよう形成することができ、X方向配線31、Y方向配線32間に電圧を印加し駆動したところ、良好な電子放出特性を得ることができた。

【0136】＜実施例7＞図6に、上述した実施例6の電子源を用いた画像形成装置の一例（実施例7）を示す。

【0137】図6において、各部材等に付された符号は、先に説明したとおりである。

【0138】実施例7の画像形成装置を駆動したところ、輝度ばらつきのない良好な画像を得ることができた。

【0139】

【発明の効果】以上説明した通り、本発明に係る電子放出素子の製造方法によれば、導電性の探針を具備し、該探針および前記導電性膜間に電位を与えて、探針を走査させ、導電性膜の一部を消失してスリットを形成することにより、炭素および炭素化合物を電子放出部として、しきい電圧が小さいとともに、電子放出効率がよく、さらにリーク電流が少ないという電子放出特性が良好な電子放出部を形成することができる。

【0140】また、本発明に係る電子放出素子の製造方法によれば、大気雰囲気中で加工を行うことができるため、製造工程を容易とすることができる。

【0141】さらに、このような電子放出素子を用いることにより、性能の優れた電子源および画像形成装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の製造方法により製造された電子放出素

子の一例を示す図である。

【図 2】本発明の電子放出素子の製造方法の一例（実施例 1）を示す工程図である。

【図 3】本発明の製造方法により製造された電子放出素子の特性を測定する装置図である。

【図 4】本発明の製造方法により製造された電子放出素子の特性を示すグラフである。

【図 5】本発明の製造方法により製造された電子放出素子を用いた単純マトリクス配置の電子源（実施例 6）を示す概略構成図である。

【図 6】本発明の製造方法により製造された電子放出素子をマトリクス状に形成した画像表示装置の一例（実施例 7）を示す、一部を破断した斜視図である。

【図 7】本発明の画像表示装置に用いた蛍光膜を示す図である。

【図 8】本発明の製造方法により製造された電子放出素子の他の例（実施例 3）を示す図である。

【図 9】本発明の製造方法により製造された電子放出素子の他の例（実施例 4）を示す図である。

【図 10】本発明の製造方法により製造された電子放出素子の他の例（実施例 5）を示す図である。

【図 11】従来の電子放出素子の一例を示す模式図である。

【図 12】従来の電子放出素子の他の例を示す模式図である。

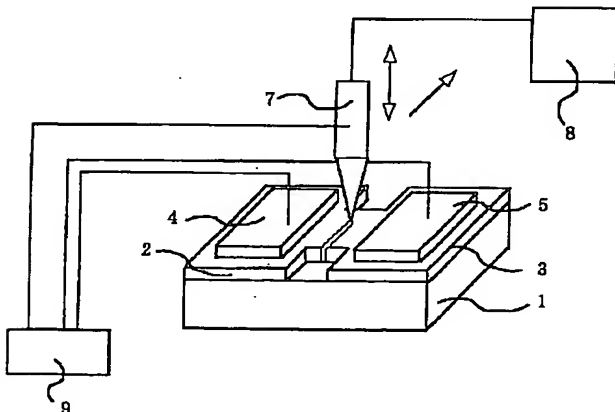
【図 13】従来の電子放出素子の他の例を示す模式図である。

【符号の説明】

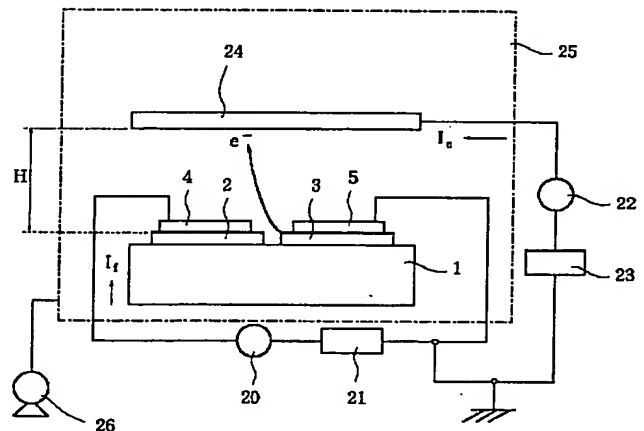
- 1 基板
- 2, 3 炭素および炭素化合物からなる導電性膜
- 4, 5 素子電極
- 6 電子放出部

- 7 導電性の探針
- 8 探針の制御装置
- 9 電位制御装置
- 20 電流計
- 21 電源
- 22 電流計
- 23 電源
- 24 アノード電極
- 25 真空装置
- 10 26 排気装置
- 31, 82 X方向配線
- 32, 83 Y方向配線
- 33 絶縁層
- 81 電子源基板
- 84 電子放出素子
- 91 リアプレート
- 92 支持枠
- 93 ガラス基板
- 94 蛍光膜
- 95 メタルバック
- 96 フェースプレート
- 97 高圧端子
- 98 外囲器
- 101 基板
- 102 導電性膜
- 103 電子放出部
- 122 黒色導電材
- 123 蛍光体
- 201 基板
- 202 エミッタ電極
- 203 ゲート電極

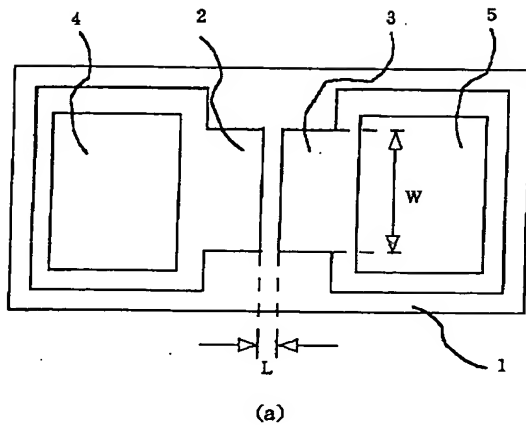
【図 2】



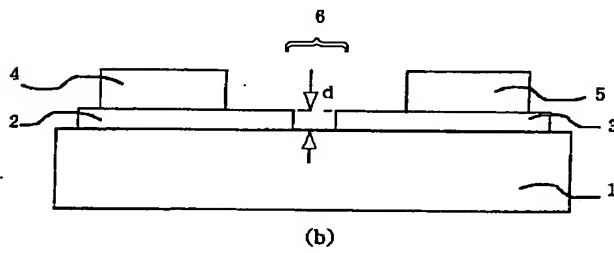
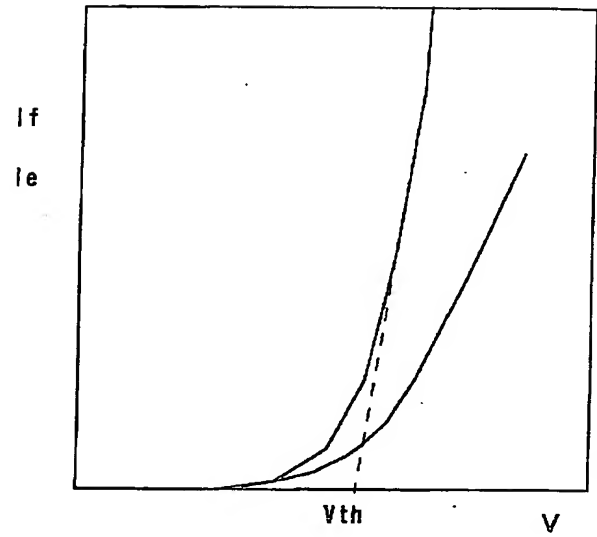
【図 3】



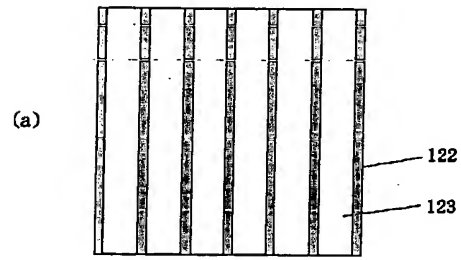
【図 1】



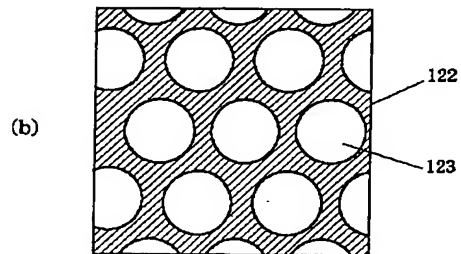
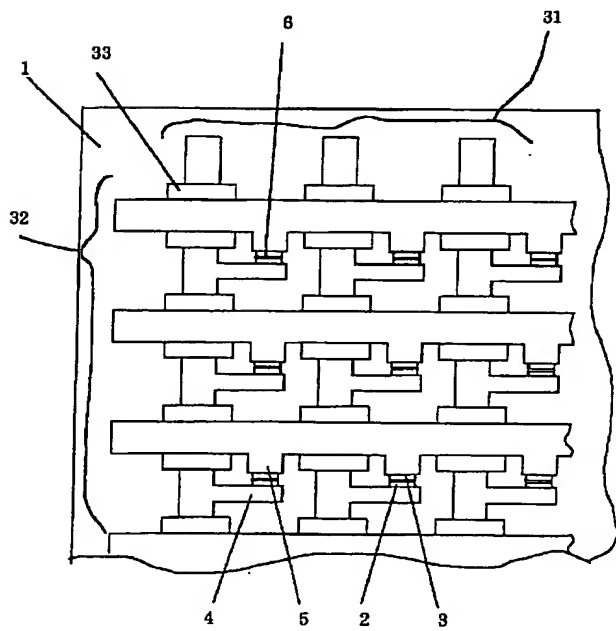
【図 4】



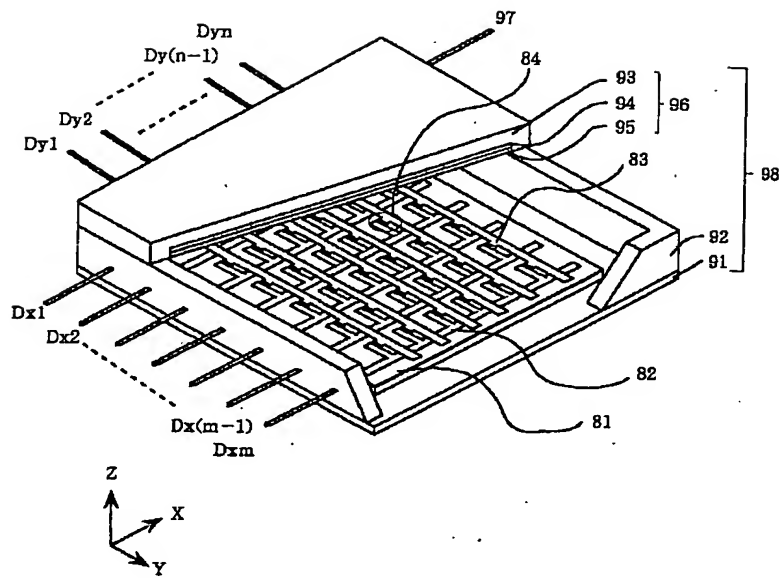
【図 7】



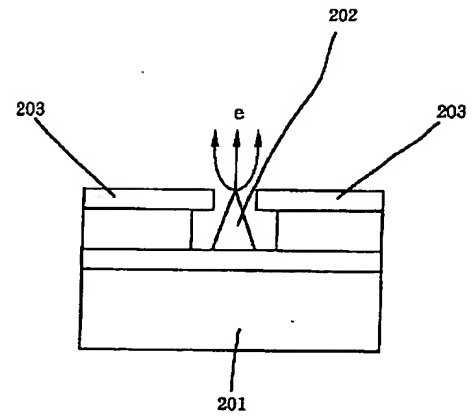
【図 5】



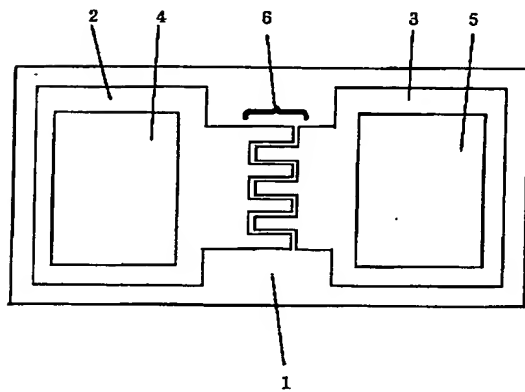
【図 6】



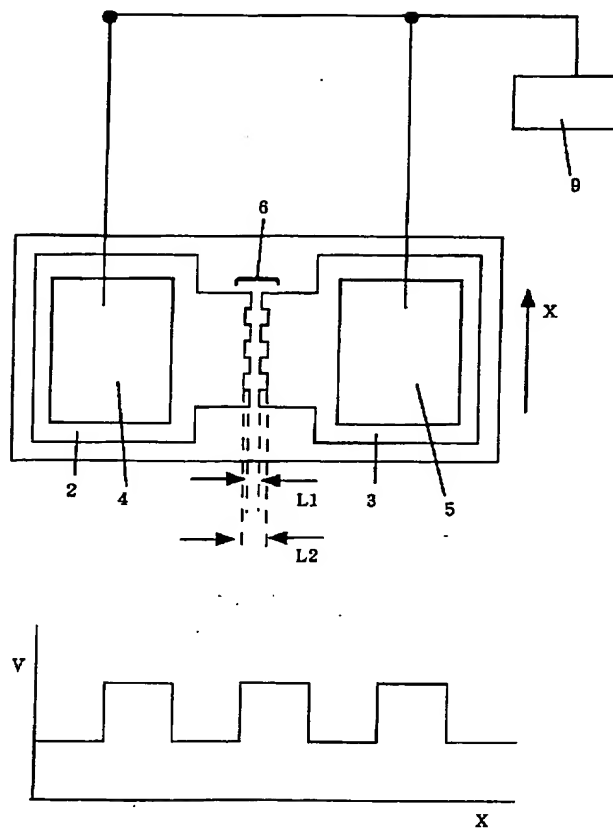
【図 11】



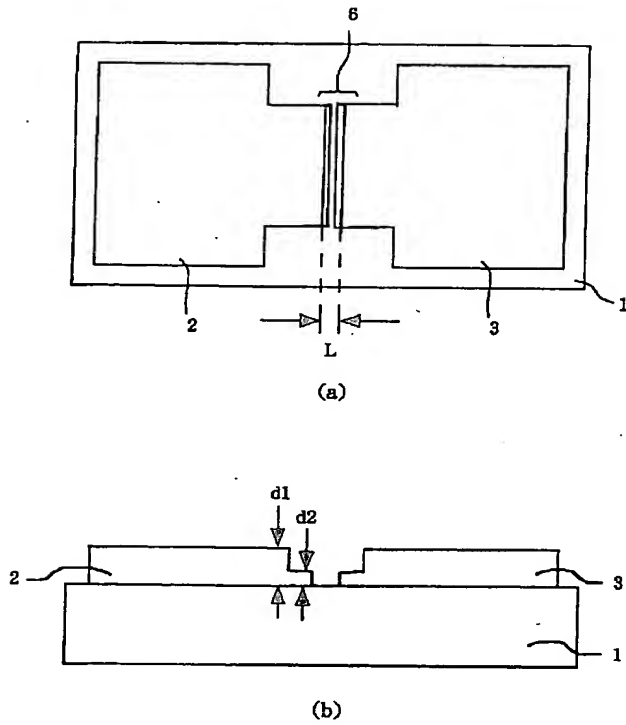
【図 8】



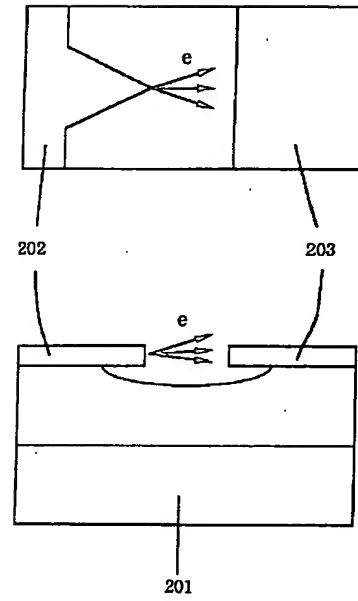
【図 9】



【図 10】



【図 12】



【図 13】

